基于预采样的模块级热分析方法

邹 甜" 骆祖莹" 闫佳琪"

¹⁾(北京师范大学信息科学与技术学院 北京 100875)
 ²⁾(伊利诺伊理工大学计算机科学系 芝加哥 美国 60616-3793)

摘 要 对片上多核系统(MPSoC)进行高效结构级热分析是进行温敏布图规划与实时功耗温度管理研究的关键. 由于需要预先使用 HotSpot 提取布图规划中功能模块之间的相关热阻参数,最新的结构级热分析算法 BloTAM 在 温敏布图规划中的热分析效率并不理想.对于散热条件与内核尺寸确定的温敏布图规划,该文提出了一种预采样 的结构级热分析算法 PS-BloTAM,它先使用 HotSpot 为采样模块阵列建立相关热阻预采样矩阵 *S*(即相关热阻 库),温敏布图规划产生一个方案后,PS-BloTAM 可以根据方案中模块的大小与位置直接使用 *S* 计算出模块之间 的相关热阻矩阵 *R*,然后使用 *R* 计算出不同工作模式下的模块温度.采用传统的设计库思想,PS-BloTAM 能够快 速计算出不同布图规划方案所产生的热点温度.实验数据表明:(1)与 HotSpot 相比,PS-BloTAM 的平均误差与 最大误差分别小于1.65%和6.64%,可以获得43倍的加速效果;(2)与 BloTAM 相比,PS-BloTAM 可以获得3.4倍 的加速效果;(3)在温敏布图规划的应用中,PS-BloTAM 以小于1.24%误差的代价、获得了比 HotSpot 快近10 倍 的加速效果.

关键词 多核片上系统;结构级;热分析;建模;布图规划 中图法分类号 TN406 **DOI**号 10.11897/SP.J.1016.2016.01900

PS-BIoTAM: Pre-Sampling Based Block Level Temperature Analysis Methodology

ZOU Tian¹⁾ LUO Zu-Ying¹⁾ YAN Jia-Qi²⁾

¹⁾ (School of Information and Science Technology, Beijing Normal University, Beijing 100875)
 ²⁾ (Department of Computer Science, Illinois Institute of Technology, Chicago, IL 60616-3793, USA)

Abstract Efficient thermal analysis (TA) plays a key role in the temperature-aware floorplanning design and Dynamic Power and Temperature Management (DPTM) for Multi-Processor Systemon-Chip (MPSoC). Due to the prerequisite of using HotSpot, a commercial TA tool, to extract the thermal resistance matrix, the latest architecture-level TA method BloTAM is inefficient to analyze temperature distributions for numerous floorplanning solutions. For temperature-aware floorplanning with defined die geometric size and unchanged heat dissipation system, this paper proposes a novel pre-sampling BloTAM, e.g. PS-BloTAM. This method first adopts HotSpot to build S, the sampling thermal resistance matrix for sampling block arrays. Then according to size and position of modules in a given floorplanning solution, PS-BloTAM analytically computes the thermal resistance matrix R with S. Finally with R, the method can analytically compute temperature distributions for modules in different working modes. Adopting traditional idea of design library, PS-BloTAM is able to quickly give user temperature distributions of numerous floorplans. Experiments show that: (1) Comparing to HotSpot, PS-BloTAM can achieve 43X speedup with average error and maximum error less than 1.65% and 6.64%, what's more, it can provide

收稿日期:2014-07-24;在线出版日期:2015-06-15.本课题得到国家自然科学基金(61274033,61271198,61171014)和中央高校基本科研 业务费专项资金资助. **邹** 甜,女,1992年生,硕士研究生,主要研究方向为低功耗热分析. **骆祖莹**(通信作者),男,1968年生,博士,教授, 中国计算机学会(CCF)高级会员,主要研究领域为低功耗设计与物理设计. E-mail: luozy@bnu.edu.cn. **闫佳琪**,男,1988年生,博士研究 生,主要研究方向为计算机体系结构.

speedup as high as 43 times; (2) Comparing to BloTAM, PS-BloTAM can provide speedup as high as 3.4 times; (3) In temperature floorplanning, PS-BloTAM can provide nearly ten times speedup over HotSpot with the slight accuracy penalty of less than 1.24% errors.

Keywords MPSoC; block level; thermal analysis; modelling; temperature-aware floorplanning

1 引 言

近年来随着集成电路的快速发展,芯片制造工 艺也在不断提高,为了规避高功耗与高工作温度所 带来的可靠性降低和设计复杂度增高的问题^①,业 界大多采用多核并行架构来提高性能,降低芯片功 耗、工作温度以及设计复杂度^[1-3].

多核并行架构被称为 MPSoC,即多核片上系统, 它的热点分散,运行时每一个核都会产生一个局部热 点^[1].鉴于存在多个的局部热点,为了保障芯片工作 在安全温度阈值内,设计者必须在芯片设计和测试阶 段,在模块级对芯片的功耗分布进行不断优化^[2-7],需 要对 MPSoC 进行快速准确的结构级热分析^[4-7].

由于电热分析的相似性,为了获得芯片温度分 布的精确解,可使用有限差分方法(FDM)对芯片进 行全芯片三维热分析^[8];在考虑温度对芯片功耗影 响的情况下,需要进一步采用迭代方法来逼近精确 解^[9].目前被广泛采用的模块级热分析软件 HotSpot 就是基于 FDM 对 MPSoC 进行结构级热分析,并采 用迭代方法对受电热耦合效应影响的 MPSoC 进行 精确热分析^[9].尽管 FDM 方法可以得到精确解,但 其算法复杂度高,在实时功耗温度管理和布图规划领 域不能满足对 MPSoC 进行快速热分析的需求^[4,10].

为了对结构级 MPSoC 的温度分布进行快速求 解,出现了多种加速算法^[1-2,5-6,10-11].基于物理距离 的温度求解方法^[2]具有简单、直观的优点,求解速度 最快,但精度最差.文献[1,5-6]忽略模块与模块之 间的侧向热阻、以简化模块的温度求解,其结果是速 度快但精度差.基于学习的自回归算法^[11]也以降低 精度的代价来提升求解速度,用以实现在线温度分 析.为了提高分析精度,最新文献[10]给出了一种高 效的结构级热分析求解器 LightSim,它先将侧向热 阻等效为一个以距离为自变量的线性函数,再采用 基于 FFT 快速求解的格林函数算法进行快速求解, 在求解过程中,该方法还采用卷积计算技术来解决 温度对漏电流功耗影响的电热耦合问题,从实验结 果可以看出:LightSim 对瞬态热分析的加速效果 好,但对于结构级热分析主流的稳态分析的加速效 果一般,只能达到 3.48 倍加速.

为了提高结构级热分析的效率,我们提出了一种模块级热分析方法 BloTAM^[12],对于具有 N 个 模块的布图规划,先采用 HotSpot 对 N 个模块进行 N 个热阻向量的提取,以构建一个 N×N 的相关热 阻矩阵 **R**,然后根据第 *i* 种工作模式所产生的热量 注入向量 **P**、来直接求解其模块温度分布向量 **T**_{*i*}.采 用迭代逼近的方法,BloTAM 可以在温度分析中考 虑温度与静态功耗之间的相互影响.由于 BloTAM 对任一种布图规划方案,都需要采用 HotSpot 进行 N 次热阻向量的提取,而在温敏布图规划中需要尝 试大量的布图规划方案,所以 BloTAM 无法高效地 用于温敏布图规划的热分析.

为了能够在布图规划中进行结构级高效热分析, 本文对已有的 BloTAM^[12]进行了改进,提出了一种 基于预采样的模块级热分析方法 PS-BloTAM,它 包括如下 3 个算法步骤:(1)使用 HotSpot 为采样 模块阵列建立相关热阻预采样矩阵 $S = \{a_{i,j}\}, i, j \in$ [0,*M*)(即相关热阻库),*M* 是采样模块的个数,为 了保证算法精度,*M*>10*N*;(2)温敏布图规划产生 一个方案后,PS-BloTAM 可以根据方案中模块的 大小与位置直接使用*S*计算出模块之间的相关热阻 矩阵 $R = \{R_{p,q}\}, p, q \in [0, N)$;(3)使用 R 计算出不 同工作模式下的模块温度,最终统计出芯片的最高 温度作为这种布图规划的温度值.

本文工作的贡献主要体现如下几点:

(1) 在布图规划前,采用传统的设计库思想,根据散热系统和芯片内核尺寸建立一个相关热阻库 $S = \{a_{i,j}\}, i, j \in [0, M)$.本文采用 HotSpot 构建 S, 在实际应用中,也可以采用更精确的全芯片三维热 分析算法来构建 S,以提高结构级热分析的精度.

(2)根据相关热阻的定义,本文推导了一套完整的采样热阻矩阵 *S* 到实用热阻矩阵 *R* 的数学映

① Wilson L, Mangum S. International Technology Roadmap for Semiconductors (ITRS). http://public.itrs.net/

射方法,以获取尽可能精确的相关热阻矩阵 R.

(3) 实验数据表明:与HotSpot相比,PS-BloTAM 的平均误差与最大误差分别小于 1.65%和 6.64%, 可以获得 43 倍的加速效果;与 BloTAM 相比,PS-BloTAM 可以获得 3.4 倍的加速效果.在温敏布图 规划的应用中,PS-BloTAM 以小于 1.24%误差的 代价,获得了比 HotSpot 快近 10 倍的加速效果.

2 研究基础

2.1 芯片的多核架构

当前集成电路设计已经从单核架构进入到多核 架构时代.目前 CPU 基本上采用同构处理器核进 行多核设计,即每个核拥有相同面积的逻辑功能模 块、相同容量的独立缓存等功能模块.同时为减少芯 片总体功耗,CPU 中每个核均拥有相同数目的工作 模式,不同工作模式产生的功耗分布也不同.除了高 功耗的全速工作模式外,每个核还可以工作在多个 低速的节能工作模式.

对于图 1 所示的 Alpha 21264 芯片物理布局^[13], HotSpot 求解出的模块温度分布如图 2 所示,可以 看出功耗密度高的逻辑模块产生了一个局部高温度 区域,即产生了一个热点.因此,在芯片设计阶段,鉴 于功耗密度较大的逻辑功能模块产生较高的工作温 度,为了降低芯片温度,设计者一般会将功耗密度较 大的逻辑功能模块布放在散热性能好的芯片边沿 处,而将功耗密度较小的 L2 缓存布放在散热性能 差的芯片中央位置.



图 1 Alpha 21264 芯片的物理布局





2.2 芯片热分析及 HotSpot 模块级模型

为了降低 MPSoC 的结构级热分析复杂度,芯 片温度的计算一般采用稳态热分析方法^[6-7].如图 3 所示,根据芯片中功能模块的位置与面积可以获得 芯片的热导矩阵 G,对于输入的功耗密度分布向量 P,采用如下公式计算各模块的温度分布向量 T:

$$\boldsymbol{G} \times \boldsymbol{T} = \boldsymbol{P} \tag{1}$$

在多核芯片 DPTM 研究中^[4,14],一般是先采用 等效热导模型、将芯片模块等效为一个节点,通过物 理建模获得热导矩阵 **G**^[14],然后采用式(1)计算得 到芯片模块的温度分布向量 **T**.

如图 3 所示, HotSpot 根据内核的物理布局与 芯片的热封装物理结构来构建热导矩阵 G, 先将芯 片散热系统分为 4 层: 内核层、扩热层、散热片层以 及热对流层; 再将散热层进一步细分为物理块: (1) 内核层根据芯片的几何布局被分为 16 块(序号为 1~16),导热层相应地也被分为 16 块(序号为 17~ 32); (2) 扩热层分为 5 块,包括与内核层完全对应的 第 33 号中心块及其 4 块呈梯形状的环绕块(序号为 34~37); (3) 散热片层按照与扩热层相似的划分方 法, 分为第 38 号中心块及其两层 8 块呈梯形状的环 绕块(序号为 39~46).

如图 3 所示,在 HotSpot 结构级热分析中^[15], 所有模块均被视为一个节点,即将模块物理中心点 的温度作为该模块的节点温度,注入模块的热量被 加到该模块的中心点上,作为该节点的输入激励,以 获取节点热流注入向量 P;同时将相邻两个模块中 心点之间的热导作为相邻节点之间的热导,以构建 节点之间的热导矩阵 G.使用式(1)就可以求解出节





点温度分布向量 T,一个模块的节点温度就是该模块的温度.

2.3 电热耦合效应:温度对漏电流功耗的影响

芯片功耗由动态功耗 P_{dynamic} 与静态功耗 P_{leakage} 两部分组成.近年来随着集成电路的快速发展,芯片的主要能耗开销大部分来源于静态功耗 P_{leakage}.如下式所示,静态功耗随温度升高而快速增加^[14]:

$$P_{\text{leakage}}(T) = V_{dd} I(V_0, T_0) (AT^2 e^{\frac{aV_{dd} + \beta}{T}} + B e^{\gamma V_{dd} + \delta})$$
(2)

其中: V_{dd} 和 T 分别是供电电压和工作温度; V_{0} 和 T₀则是额定供电电压和设定的工作温度, $I(V_{0}, T_{0})$ 是设定条件下的工作电流值, α , β , γ , δ , μ , η ,A,B 为 经验参数,其值如表 1 所示.

表 1 $\alpha, \beta, \gamma, \delta, \mu, \eta, A, B$ 取值

参数	α	β	γ	δ	μ	η	A	В
取值	466.4	-1224.7	6.28	6.9	1.19	1.20	1.143E-12	1.013E-14

进而计算出运行时的模块功耗 P_{module} 与温度之间的关系式:

$$P_{\text{module}} = CV_{dd}^2 f + N_{\text{gate}} I_{\text{leakage}} V_{dd}$$
(3)

式中的第1项为动态功耗,第2项为静态功耗.

对于本文 4.1 节测例 3 所定义的 16 核 CPU, 如图 4 所示,在考虑温度对静态功耗影响的电热耦 合效应时,必须采用迭代方法逼近精确解,随着迭代 的进行,静态功耗和芯片温度均有明显的增加,这表 明在热分析中必须考虑温度对静态功耗影响,否则 其分析结果与实际结果相比将会产生较大误差.同 时,温度分析算法在考虑电热耦合情况下需要7次 迭代才能得到最终的精确解,与不考虑电热耦合效 应的算法相比,考虑电热耦合效应将使热分析算法 的复杂度增大7倍,因此在考虑电热耦合效应的情 况下,降低热分析算法的复杂度就具有重要的研究 意义.



图 4 考虑电热耦合效应的多核芯片最高温度 与静态功耗的迭代求解^[12]

2.4 BloTAM:基于实用热阻矩阵 R 的结构级热分析的解析求解算法

为了有效地计算不同功耗模式下的模块温度分 布 *T*,文献[12]提出基于等效电路的 BloTAM 方法,即根据式(1),可知 *T*=*G*⁻¹*P*=*RP*,因此可以通

过提取实用热导矩阵 $\mathbf{R} = \mathbf{G}^{-1}$ 来解析求解 **T**. 文献 [12]先采用 HotSpot 对 N 个模块所进行的 N 次热 阻向量提取,以构建一个相关热阻矩阵 $\mathbf{R} = \{T_q\}$, $q \in [0, N)$,对于给定位置和面积的 N 模块版图,单 位热量注入模块 p,通过 HotSpot 计算得到所有模 块的温度升高向量 $\mathbf{T} = \{T_q\}, q \in [0, N)$,其中模块 q的温度升高 $T_q = R_{p,q}$.

当注入对应于一种工作模式的功耗分布向量 **P** 时,BloTAM 通过式(4)来解析计算出各个模块相应的升高温度.

$$T_{p} = \sum_{q \in [0,N]} (R_{p,q} P_{q})$$

$$\tag{4}$$

如图 5 所示, BloTAM 先使用 HotSpot 构建相 关热阻矩阵 R, 再调用如图 6 所示的 R2T 子程序, 以使用迭代方法来解决电热耦合效应的非线性影 响. 在每次迭代中, BloTAM 先使用式(4)来计算 T, 然后再使用式(2)和式(3)来刷新功耗密度向量 P, 累加所有模块的功耗来获得芯片功耗 P_{chip} ,当迭代 后的 P_{chip} 变化低于阈值 ϵ ,就结束迭代,输出收敛后 的 T和 P_{chip} .







图 6 考虑电热耦合效应,使用 R 解析计算 T_i 的 R2T 子程序流程图

3 基于相关热阻预提取的模块级热分 析方法 PS-BloTAM

3.1 PS-BloTAM 方法

PS-BloTAM 采用预提取方法来构建热阻矩阵 R的预采样热阻矩阵S.如图7(a)所示,本文使用边 长为 h 的正方形采样质元对芯片内核进行离散化, 可以得到 $M = n_x \times n_y$ 个采样质元(或质点),其中 n_x 和 n_y 是内核离散化后在 X 和 Y 轴的质元数目.使用 HotSpot 对 M 个模块所进行的 M 次热阻提取,就 可以获得预采样热阻矩阵 $S = \{a_{i,j}\}, i, j \in [0, M)$. 本文将 $S = \{a_{i,j}\}, i, j \in [0, M)$ 简称为采样热阻矩 阵,是采样质元 i 与采样质元 j 之间的互阻,是采样 质元 i 的自阻.

本文工作根据相关热阻的定义来推导采样热阻 矩阵 S 到实用热阻矩阵 R 的映射关系.为了求取模 块 p 与模块 q 之间的相关热阻 $R_{p,q}$,必须将单位激 励加到模块 p 上,来计算模块 q 中心点的温度升高 $T_{p,q}$, $T_{p,q}$ 就是 $R_{p,q}$.为此,必须先将单位激励分配给 图 7(b)所示的模块 p 所包含的采样单元上;然后基 于热阻矩阵 $S = \{a_{i,j}\}, i, j \in [0, M)$,使用这些受到 激励的采样单元去计算模块 q 中心点的温度升高, 如果模块 q 中心点不在采样单元的中心,如图 7(c) 所示,就需要计算模块 q 中心点的 4 个相邻采样单 元的温度,再用 4 个相邻采样单元的温度进行插值 来获得模块 q 中心点的温度升高 $T_{p,q}$.本文 3.2 节 重点推导了采样热阻矩阵 S 到实用热阻矩阵 R 的 映射关系.



图 7 采样空间与实用空间的映射关系

基于求出的实用热阻矩阵 \mathbf{R} , PS-BloTAM 使用 BloTAM 算法来计算不同工作模式下的模块温度. 设一种工作模式下的热量注入向量为 $\mathbf{R} = \{T_q\}$, $q \in [0, N)$,可以采用下式计算出模块温度向量 $\mathbf{T} = \{T_p\}, p \in [0, N)$

$$T_{p} = \sum_{q \in [1,N]} R_{p,q} P_{q}$$
(5)

基于获得的模块温度向量**T**,我们可以采用式(2) 和(3)对热量注入向量**P**进行更新,通过迭代计算 获得考虑电热耦合效应的模块温度向量精确解.

3.2 采样热阻矩阵 S 到实用热阻矩阵 R 的映射

(1)模块 p 的单位热量均匀注入.

如图 7(b)所示,模块 p 含有内部、边、角三类采 样质元,对于左下角和右上角坐标分别为($x_{1,p}$, $y_{1,p}$)和($x_{2,p}$, $y_{2,p}$)的模块 p,采用边长为 h 正方形 对其进行采样离散化,则其左下角与右上角坐标分 别为($X_{1,p} = x_{1,p}/h$, $Y_{1,p} = y_{1,p}/h$)和($X_{2,p} = x_{2,p}/h$, $Y_{2,p} = y_{2,p}/h$).

为了计算模块 *p* 的内部质元数目 $n_{1,p}$,我们定义 其下/上/左/右边界分别为 $\hat{Y}_{1,p} = ceil(Y_{1,p}), \check{Y}_{2,p} =$ *floor*($Y_{2,p}$), $\hat{X}_{1,p} = ceil(X_{1,p}), \check{X}_{2,p} = floor(X_{2,p}),$ 则内部采样质元数 $n_{1,p} = (\check{X}_{2,p} - \hat{X}_{1,p}) \times (\check{Y}_{2,p} - \hat{Y}_{1,p})$.同时为了计算模块 *p* 的边质元和角质元数目 $n_{2,p}$ 和 $n_{3,p}$,本文定义模块 *p* 在下/上/左/右边采样质 元的实际面积占比分别为 $r_{down} = \hat{Y}_{1,p} - Y_{1,p}, r_{up} =$ $Y_{2,p} - \check{Y}_{2,p}, r_{left} = \hat{X}_{1,p} - X_{1,p}, r_{right} = X_{2,p} - \check{X}_{2,p}, 则模$ 块*p* 的边采样质元数 $n_{2,p} = (\check{X}_{2,p} - \hat{X}_{1,p}) \times [ceil(r_{up}) + ceil(r_{down})] + (\check{Y}_{2,p} - \hat{Y}_{1,p}) \times [ceil(r_{left}) + ceil(r_{right})]$ 角采样质元数 $n_{3,p} = [ceil(r_{up}) + ceil(r_{down})] \times [ceil(r_{left}) + ceil(r_{right})]$.因此,模块 *p* 涵盖的采样 质元的数目 $n_p = n_{1,p} + n_{2,p} + n_{3,p}$.

由于模块 p 的面积离散值为 $A_p = \frac{1}{h^2} (x_{2,p} - x_{1,p}) \times (y_{2,p} - y_{1,p})$,所以模块 p 在采样质元上产生的平均激励值 b_p 为

$$b_{p} = \frac{1}{A_{p}} = \frac{h^{2}}{(x_{2,p} - x_{1,p}) \times (y_{2,p} - y_{1,p})} \quad (6)$$

对于模块 p 所占的质元而言,其内部质元的激励值为 b_p ,上边/下边/左边/右边采样质元的激励值 分别为 $r_{up}b_p$, $r_{down}b_p$, $r_{left}b_p$, $r_{right}b_p$,右上角/右下角/ 左上角/左下角采样质元的激励值分别为 $r_{up}r_{right}b_p$, $r_{down}r_{right}b_p$, $r_{up}r_{left}b_p$, $r_{down}r_{left}b_p$.

(2)确定模块中心采样空间的投影及其对其产 生影响的相邻质点.

对于左下角物理坐标为(*x*,*y*)的采样质元,它 的中心点物理坐标为(*x*+0.5*h*,*y*+0.5*h*).因此,模 块*p*中心点的物理坐标为(*x*_{c,*p*},*y*_{c,*p*})= $\left(\frac{x_{1,p}+x_{2,p}}{2}, \frac{y_{1,p}+y_{2,p}}{2}\right)$,该中心点的离散化坐标可以定义为 $X_{c,p} = \frac{x_{c,p}}{h} - 0.5, Y_{c,p} = \frac{y_{c,p}}{h} - 0.5$ 取 $\check{X}_{c,p} = floor(X_{c,p}),$ $\check{Y}_{c,p} = floor(Y_{c,p}), \hat{X}_{c,p} = ceil(X_{c,p}), \hat{Y}_{c,p} = ceil(Y_{c,p}),$ 则对模块 p 中心点产生影响的左下、右下、左上以 及右上邻点分别为点($\hat{X}_{c,p}, \check{Y}_{c,p}$)、($\hat{X}_{c,p}, \check{Y}_{c,p}$), ($\check{X}_{c,p}, \hat{Y}_{c,p}$),($\hat{X}_{c,p}, \hat{Y}_{c,p}$).

下面分4种情况来分析对模块中心点温度升高 *T_p*产生影响的邻点数目及其影响系数:

第1种情况.如图 7(c)所示,如果 $\check{Y}_{c,p} \neq \hat{Y}_{c,p}$, $\check{X}_{c,p} \neq \hat{X}_{c,p}$,则模块 p 中心点有 4 个邻点.模块 p 中心 点到左下、右下、左上、右上邻点的距离分别为

$$D_{ld} = \sqrt{(X_{c,p} - \check{X}_{c,p})^2 + (Y_{c,p} - \check{Y}_{c,p})^2},$$

$$D_{lu} = \sqrt{(X_{c,p} - \check{X}_{c,p})^2 + (Y_{c,p} - \hat{Y}_{c,p})^2},$$

$$D_{rd} = \sqrt{(X_{c,p} - \hat{X}_{c,p})^2 + (Y_{c,p} - \check{Y}_{c,p})^2},$$

$$D_{ru} = \sqrt{(X_{c,p} - \hat{X}_{c,p})^2 + (Y_{c,p} - \hat{Y}_{c,p})^2}.$$

设 $\Delta = \frac{1}{D_{ld}} + \frac{1}{D_{lu}} + \frac{1}{D_{rd}} + \frac{1}{D_{ru}},$ 则左下、右下、左上、右 上邻点对模块 p 中心点的影响系数分别为

$$C_{ld} = \frac{1/D_{ld}}{\Delta}, C_{lu} = \frac{1/D_{lu}}{\Delta}, C_{rd} = \frac{1/D_{rd}}{\Delta}, C_{ru} = \frac{1/D_{ru}}{\Delta}.$$

第2种情况.如果 $\check{Y}_{c,p} = \hat{Y}_{c,p}, \check{X}_{c,p} \neq \hat{X}_{c,p}, 则模$ 块 p 中心点只有左右两个邻点($\check{X}_{c,p}, Y_{c,p}$)和($\check{X}_{c,p}, Y_{c,p}$)和($\check{X}_{c,p}, Y_{c,p}$).模块 p 中心点到左、右两个邻点的距离分别 为 $D_{tt} = X_{c,p} - \check{X}_{c,p}$ 和 $D_{rt} = \hat{X}_{c,p} - X_{c,p},$ 因此左右两 个邻点对模块 p 中心点的影响系数分别为

$$C_{lt} = \frac{1/D_{lt}}{1/D_{lt} + 1/D_{rt}}, \ C_{rt} = \frac{1/D_{rt}}{1/D_{lt} + 1/D_{rt}}.$$

第3种情况.如果 $\check{Y}_{c,p} \neq \hat{Y}_{c,p}, \check{X}_{c,p} = \hat{X}_{c,p}, 则模$ 块 p 中心点有下两个邻点 $(X_{c,p}, \hat{Y}_{c,p})$ 和 $(X_{c,p}, \check{Y}_{c,p})$. 模块 p 中心点到上、下两个邻点的距离分别为 $D_{up} =$ $\hat{Y}_{c,p} - Y_{c,p}$ 和 $D_{down} = Y_{c,p} - \check{Y}_{c,p}$,因此上、下两个邻点 对模块 p 中心点的影响系数分别为

$$C_{\rm up} = \frac{1/D_{\rm up}}{1/D_{\rm up} + 1/D_{\rm down}}, \ C_{\rm down} = \frac{1/D_{\rm down}}{1/D_{\rm up} + 1/D_{\rm down}}.$$

第4种情况.如果 $\check{Y}_{c,p} = \hat{Y}_{c,p}, \check{X}_{c,p} = \hat{X}_{c,p}, 则模$ 块 <math>p 中心点 $(X_{c,p}, Y_{c,p})$ 正好是一个采样质元的中心 点,该采样质元中心点对模块 p 中心点的影响系数 为 1.

(3)模块空间内模块 p 对模块 q 的相关热阻为**R**_{p-q}.

对模块 p,它的热量激励共覆盖 n_p 个采样质元, 对于模块 q 中心点的影响点 j,它对点 j 温度升高 $T_{p,j}$ 的贡献为

$$T_{p,j} = \sum_{i=1}^{n_p} \{ a_{AI_p(i),j} \times B_p(i) \}$$
(7)

式中: $AI_{p}(i)$ 是模块 p 所包含的第i 个采样质元的 地址; $a_{A_{p}(i),j}$ 是点 $A_{p}(i)$ 和j之间的热阻; $B_{p}(i)$ 是模 块 p 所包含的第i 个采样质元的激励值. 对模块 q中心点的所有邻点温度升高 $T_{p,j}$ 进行插值,可以获 得其温度升高 $T_{p,q}$,即模块 p 对模块 q 之间的相关 热阻为 $R_{p,q}$

$$R_{p,q} = T_{p,q} = \sum_{j=1}^{m_q} \{T_{p,AI_q(j)} \times C_q(j)\}$$
(8)

式中: $AI_q(j)$ 为模块 q 中心点 nc_q 个邻点中的第j 个 邻点的地址; $C_q(j)$ 为模块 q 中心点的第j 个邻点对 其的影响系数.

3.3 PS-BloTAM 算法流程

如图 8 所示,根据 PS-BloTAM 的工作原理,本 文设计了它的算法流程,主要包括如下 3 个步骤:

(1)采样热阻矩阵 S 的预提取模块. 输入芯片 内核的设计尺寸,先使用边长为h 的正方形采样质 元对内核进行离散,获得 $M = n_x \times n_y$ 个采样质元(或 质点),其中 n_x 和 n_y 是内核离散化后在X和Y轴的 质元数目;再使用 HotSpot 对M个模块所进行的 M次相关热阻向量提取,获得预采样热阻矩阵S = ${a_{i,j}}, i, j \in [0, M)$ 作为相关热阻采样空间, $a_{i,j}$ 是采 样质元i与采样质元j之间的互阻, $a_{i,i}$ 是采样质元i的自阻.

(2)根据 S 求取实用热阻矩阵 R 的映射模块. 将采样热阻矩阵 S 作为参数库输入.输入布局方案 中模块的面积与位置,先根据模块的角坐标来确定 每个模块所占的所有质元序号及其占比,再根据模 块的中心坐标来确定影响其温度的相邻质元序号及 其影响系数,然后根据 S 参数库所提供的质元间相 关热阻 a_{i,j},来计算任意模块 p 对所有模块中心点 的相邻质元所产生的温度升高 T_{p,j},用任意模块 q 中心点的相邻质元温度升高 T_{p,j},即模块 p 和模 块 q 中心点上产生的温度升高 T_{p,q},即模块 p 和模 块 q 之间的相关热阻 R_{p,q}.最后所有的 R_{p,q}构成了 实用空间 R,进行输出.

(3)根据 R 计算芯片温度 T_{chip}模块.将实用空间 R 作为参数库输入.输入不同工作模式所对应的热量 注入向量 P 序列,使用 P 和 R 计算模块温度 T_q,并将 模块温度的最高值作为芯片温度 T_{chip},输出 T_{chip}序 列中的最高值 T_{max},来评价布图设计方案的热性能.



图 8 PS-BloTAM 的算法流程

4 实验数据及其分析

4.1 实验平台与测例说明

为了验证 PS-BloTAM 方法的精度与效率,文本 构建了如下的 5 个测例,并选用热分析软件 HotSpot 作为验证基准来进行测试数据的对比分析.本文的 硬件平台为 Windows 7 系统的 PC 机,配有 Intel 公 司 4 核 CPU,内存为 16 GRAM.

测例 1. 如图 9(a)所示,本文基于图 1 所示的 Alpha21264 架构^[13]生成了一个单核处理器测例, 包括逻辑模块 core 和 3 个高速缓存模块 L2_Right, L2_Left,L2,各模块的面积与功耗赋值如表 2 所示. 测例 2. 如图 9(b)所示,本文基于 Alpha21264 架构^[13]生成了一个 4 核处理器测例.为了使测例 2 与测例 1 具有相同的面积与芯片功耗,我们将测例 2 中所有模块的面积与功耗缩小为表 2 所示值的 1/4. 为了降低局部热点的温度,4 核处理器的 4 个逻辑模 块被布放在散热条件好的 4 个角区域,同时将功耗密 度低的 4 个 L2 模块放到散热条件差的芯片中央.

表	2	Alpha21264	架构中的各功能模块的参数	设置
---	---	------------	--------------	----

功能模块	面积 $/mm^2$	动态功耗/W
Core	12×12	$40 \sim 80$
L2_left	20×12	$4 \sim 10$
L2	20×20	8~20
L2_right	12×20	$4 \sim 10$







(a) 测例1:单核芯片

图 9 基于 Alpha21264 架构的 3 个测例的版图

测例 3. 如图 9(c)所示,本文基于 Alpha21264 架构^[13]生成了一个 16 核处理器测例.为了使测例 3 与测例 1 具有相同的面积与芯片功耗,我们将测例 3 中所有模块的面积与功耗缩小为表 2 所示值的 1/16. 为了降低局部热点的温度,16 个逻辑模块被分为 4 组,布放在散热条件好的 4 个角区域.

测例 4. 采用 8 核 Intel Sandy Bridge-E 架构 芯片^①,其长/宽分别为20.9 mm、20.8 mm,面积为 435 mm².本文结构布局是按照其实际布局精简所得, 并根据其芯片结构对各模块的面积与功耗进行设定.

测例 5. 为了对异构多核芯片进行测试,本文 采用 Intel 公司 2013 年推出的第 4 代酷睿处理器 i7-4790²²,它采用面向 CPU+GPU 协同计算的 haswell 架构,包括 4 个 CPU 核、1 个 GPU 处理器、4 块 2 MB 所构成的 8 MB 容量 L3 Cache 和内存控制器与 PCI 总线控制器模块,芯片的内核面积为 177 mm²,长度 和宽度分别为 21.8 mm、8.8 mm,呈长方形.本文结 构布局是按照其实际布局精简所得,并根据其结构 对各模块的面积与功耗进行设定.

4.2 本文方法的精度验证

本文 PS-BloTAM 通过预采相关热阻矩阵 S 来 计算实际相关热阻矩阵 R,尽管是通过数学推导获 得的结果,但由于在推导过程中进行了近似,所以必 然会引入一定量的误差.为了考查 $S \rightarrow R$ 过程中引入的误差量,本文采用 HotSpot 提取测例 1 的相关 热阻矩阵作为基准,以计算出 PS-BloTAM 计算出 的相关热阻的相对偏差值,设 $R_{p,q}^{H}$ 为 HotSpot 提取 出的模块 p 和模块 q 之间的相关热阻, $R_{p,q}^{S}$ 则为采 用S 计算出的值, $R_{p,q}^{S}$ 的相对偏差为($R_{p,q}^{S} - R_{p,q}^{H}$)÷ $R_{p,q}^{H}$,如表 3 所示,测例 1 中所有模块之间的相关热 阻的相对误差均小于 4.73%,这表明本文 $S \rightarrow R$ 过 程中引入的误差量基本上可以接受.

表 3 PS-BloTAM 计算出的测例 1 所有 相关热阻的相对偏差 δ_r (单位:%)

模块	Core	L2_left	L2	L2_right	
Core	-4.73	0.26	3.34	0.26	
L2_left	0.15	-4.01	3.26	3.30	
L2	3.16	3.26	-3.37	3.26	
L2_right	0.15	3.30	3.26	-4.01	

按照表 3 中的参数设定,本文产生 1000 个 PowerMap(功耗密度分布向量),分别使用经典的 HotSpot 算法、文献[12]给出的 BloTAM 算法和本 文提出的 PS-BloTAM 算法来求解各测例芯片的模 块温度分布向量,其中这个核的局部热点温度是它 的 Core 模块温度.设 Tambient 是环境温度,THotSpot 是 HotSpot 的测值,T 是 BloTAM 和 PS-BloTAM 计 算出的温度值,本文使用 $\delta_T = \frac{T - T_{HotSpot}}{T_{HotSpot} - T_{ambient}}$ 来计 算 BloTAM 和 PS-BloTAM 算法所计算出来的模 块温度的相对偏差,使用 $E_T = |\delta_T|$ 来计算这两种方 法的相对温度误差 E_T .

由图 10 所示, 对测例 1 各个模块而言, PS-BloTAM 算法所计算出来的模块温度误差最大不超 过 2.8%,均在误差的允许范围内,但 core 模块的误



① http://ark.intel.com/products/63696

 $[\]textcircled{O}$ http://ultrabook.p
conline.com.cn/332/3325366.htm

差大于 BloTAM 方法的误差,这是因为 core 模块的 功耗密度很大,其产生的电热耦合效应偏高,受电热 耦合效应的影响较小,而 PS-BloTAM 算法是基于 预提取热阻矩阵 *S*来解析计算出实用热阻矩阵*R*, 所以与 BloTAM 相比,PS-BloTAM 的 core 模块偏 差较大,但其精度仍满足要求.

如表 4 所示,与 BloTAM 算法相比,本文 PS-BloTAM 算法的平均误差($\leq 1.65\%$)均小于对比 算法($\leq 1.98\%$),但最大误差(< 6.64%)均大于对 比算法(< 4.864%),这表明本文通过预采样相关热 阻矩阵 *S* 来计算实际相关热阻矩阵 *R* 的方法具有 很高的精度,体现了 *S*→*R* 的理论推导是准确的,引 入了较小的误差.由于最大误差小于 6.7%,对于一 种结构级热分析算法而言,PS-BloTAM 可以提供 满意的热分析精度.

表 4 多核芯片模块温度的分析精度对比

凸拆管注	Blo	ГАМ	PS-BloTAM		
刀忉异伝	Avr. $E_T/\%$	Max. $E_T / \%$	Avr. $E_T / \frac{9}{10}$	Max. $E_T / \frac{1}{20}$	
测例1	0.4000	0.5100	1.3300	2.8000	
测例 2	1.3610	1.5740	0.7200	2.0700	
测例3	1.9800	2.3600	1.6500	6.1100	
测例4	1.4470	4.8640	1.3800	6.6400	
测例 5	0.2900	0.1995	2.6600	5.7970	

4.3 本文方法的速度测试

因为 PS-BloTAM 算法时间复杂度很低,我们 只采用结构较为复杂的测例 3 对 PS-BloTAM 算法 的热分析速度进行验证.在速度方面,由于 BloTAM 算法要采用 HotSpot 对相关热阻进行提取,其中 芯片共有中 64 个模块,所以在 BloTAM 算法中, HotSpot 进行参数抽取时需要 64 次,所消耗的时间 被称 为建模时间 RT_{Model} ,在相同系统中,测得 $RT_{Model} = 2.122$ s.通过提取出的相关热阻矩阵 **R** 以 及 1000 个输入向量 **P**,BloTAM 方法采用式(2)~ (3)计算芯片温度,所消耗的时间被称为热分析时间 $RT_{analysis}$.总耗时 $RT_{total} = RT_{Model} + RT_{analysis}$,最后得 出总耗时 RT_{total} 为 2.617 s.

PS-BloTAM 算法由于采用的是采样矩阵 S 预 提取方法,故只需要考虑 PS-BloTAM 算法热分析 时间和 S→R 热阻矩阵映射时间,时间为 0.277 s,即 $RT_{Model} = 0.277$ s,热分析时间 $RT_{analysis}$ 为 0.492 s,总 耗时 $RT_{total} = 0.769$ s.

如表 5 所示,可以得到:与 HotSpot 对比,本文 所提出的 PS-BloTAM 算法既满足热分析中所要求 的精度要求,也能提供令人满意的算法加速效果, PS-BloTAM 算法耗时的加速比 X_{total} 最大为 43 倍, 而 BloTAM 算法仅为 13 倍,PS-BloTAM 算法效率 是 BloTAM 算法的 3.4 倍;与 BloTAM 算法相比, PS-BloTAM 建模时间加速比 X_{Model} 可以达到 7.66 倍,很大程度上减少了建模时间.

表 5 1000 次热分析的各个算法耗时 Runtime(s)及其 加速倍数 Speedup(X)对比

分析算法	$RT_{\rm total}$	$X_{ m total}$	$RT_{\rm Model}$	X_{Model}	$RT_{\rm analysis}$	$X_{\rm analysis}$
HotSpot	33.15	BASE	NB	NB	33.15	BASE
BloTAM	2.617	13	2.122	BASE	0.495	67
PS-BloTAM	0.769	43	0.277	7.66	0.492	67

如图 11 所示,由于 BloTAM 算法需要进行 64 次 HotSpot 模拟对 **R** 进行建模,所以随着分析次数 从 1000 次降低到 100 次,BloTAM 算法所能提供的 加速比从 13 倍降低到与 HotSpot 近似的速度.相反, 由于 PS-BloTAM 算法将建模时间降低到 0.277 s,仅 相当于 8.4 次 HotSpot 模拟时间,所以随着分析次 数从 1000 次降低到 100 次,PS-BloTAM 算法所能 提供的加速比从 43 倍降低到 10 倍.这表明:在布局 规划过程中,通过压缩热阻矩阵 **R** 的建模时间,可 以有效地改进热分析的效率,即使对工作模式较少 的布局规划,也可以获得满意的加速效果.



图 11 BloTAM 与 PS-BloTAM 算法加速对比图

由于都是采用相同的结构级热分析软件 Hotspot 5.01 作为比较标准,因此可以将文献[12]提出的 BloTAM、文献[10]所提供的 LightSim 和本文提出 的 PS-BloTAM 算法进行加速比和最大误差比较. 为此,本文将表 4 和表 5 中列出的 PS-BloTAM 与 BloTAM 的最大误差与加速倍数提出来,与文献[10] 所给出的 LightSim 相关参数放到一起进行比较.

如表 6 所示,对于布图规划中所用到的稳态热分析而言,本文提出的 PS-BloTAM 可以获得 43 倍的加速,明显好于 BloTAM 的 13 倍和 LightSim 的 3.48 倍加速效果,但由于在空间热阻矩阵 *S* 向实用

热阻矩阵 **R** 的映射过程中引入了少量误差, PS-BloTAM 的 6.64%最大误差要明显大于 BloTAM 的 4.86%和 LightSim 的 1.80%.但正如文献[10] 所说的那样,结构级热分析算法更多地关注算法的加速效果,而对算法的精度损失不作过多的要求,本文 PS-BloTAM 算法的 6.64%最大误差是基本上可以满足结构级热分析对精度的要求,而它提供的43X加速则很好地满足结构级热分析对速度的需求.总而言之,本文提出的 PS-BloTAM 算法是一种全解析的热分析算法,具有理论性强、兼容基于参数库的传统设计方法、并提供了最好的加速效果,可以说:本文提出的 PS-BloTAM 算法给结构级稳态热分析的研究画上了句号.

表 6 PS-BloTAM 与最新算法面向布图 规划中稳态热分析的比较

算法	加速比/X	最大误差/%
LightSim ^[10]	3.48	1.80
$BloTAM^{[12]}$	13.00	4.86
PS-BloTAM	43.00	6.64

4.4 PS-BloTAM 算法在温敏布图规划中的应用

为了综合验证 PS-BloTAM 算法在温敏布图规 划的应用效果,本文采用模拟褪火算法对测例 3 进 行温敏布图规划,具体结果如表 7 所示.如图 9(c) 所示,在实验中,对于四角的 4 个核,将产生最高功 耗密度的逻辑模块分别固定在芯片的 4 角.因此,在 布图规划中,需要对剩余的 12 个核进行模块位置的 优化,如图 12 所示,每个核的模块位置有 4 种选项, 由于需要对 4¹²个布局方案进行穷举才能找到全局 最优的布图规划方案,所以本文采用模拟褪火算法 来搜寻局部最优解,获取芯片工作温度最低值的近 似解.以下是本文采用的模拟褪火算法的自然语言 表述:

1. 输入布局信息.

2. 随机产生一个布局方案,采用 HotSpot 或 PS-BloTAM 算法计算模块温度,并将模块温度的最高值作为芯片温度 *T*_{chip};设改进失败次数为 0,改进失败次数阈值为 30.

3. 随机从 12 个核中找出一个核,试探该核的其他 3 种 布局,采用 HotSpot 或 PS-BloTAM 算法计算 *T*_{chip},取 *T*_{chip} 最低的布局作为优选方案.

4. 如果试探该核后所获得的 T_{chip}确有降低,则将改进 失败次数置 0,返回步骤 3;否则将改进失败次数增 1.

5. 如果改进失败次数小于改进失败次数阈值,返回步骤 3.

6. 输出最佳的布图规划方案、芯片温度 T_{chip} 和优化时间.

其中在模拟褪火算法的步骤2和步骤3,对于一 种布局方案,需要针对100种工作模式所产生的100个 功耗密度分布图(power map),先使用 HotSpot 或 PS-BloTAM 算法计算每种工作模式的 T_{chip},再从 100 种工作模式所产生的 T_{chip}中统计出最大值、作 为这个布局方案所对应的芯片温度 T_{chip}.



如表 7 所示,本文进行了 5 次模拟褪火,用于搜 寻最佳的布局结果,将芯片峰值温度 *T*_{chip}降得尽可 能地低.从 *T*_{chip}的优化效果可以看出,与 HotSpot 模拟算法相比,本文的 PS-BloTAM 算法取得近似 的优化效果,绝对误差小于 0.49℃,相对误差小于 1.24%,这表明该算法具有足够高的模拟精度.从运 行时间可以看出,与 HotSpot 模拟算法相比,本文 的 PS-BloTAM 算法取得了 7.28~11.93 倍的加 速,这表明本文算法提供了近 10 倍的加速,加速效 果令人满意.因此,PS-BloTAM 算法能够满足温敏 布图规划对结构级温度分析精度与速度的要求.

表 7 温敏布图规划中的方法比较

褪火	HotSpot		PS-BloTAM				
序号	$T_{\rm chip}/{ m ^{\circ}C}$	时间/s	$T_{\rm chip}/{ m ^{\circ}C}$	误差/%	时间/s	加速/X	
1	84.75	509.84	84.90	0.38	42.73	11.93	
2	84.73	420.30	84.52	-0.53	57.73	7.28	
3	84.64	439.42	84.94	0.76	43.72	10.05	
4	84.52	480.97	84.59	0.18	53.83	8.94	
5	84.51	510.82	85.00	1.24	52.83	9.67	

5 结 论

本文提出了一种预采样的结构级热分析算法 PS-BloTAM,使用 HotSpot 为采样模块阵列建立 相关热阻库,根据布图规划方案中模块的大小与位 置完成采样空间热阻矩阵 *S*向实用热阻矩阵 *R* 的映射,进而使用 *R*来快速计算出不同工作模式下 的模块温度.与 HotSpot 对比,本文所提出的 PS-BloTAM 算法既满足热分析中所要求的精度要求, 也能提供令人满意的算法加速效果,PS-BloTAM 算 法耗时的加速比 *X*total 最大为 43 倍;而与 BloTAM 算法相比,PS-BloTAM 由于是采用预提取方法,然 后将根据方案中模块的大小与位置直接使用*S*计算 出模块之间的相关热阻矩阵 *R*,芯片布局变化后无 需再次提取芯片模块的相关热阻,在建模时间上 PS-BloTAM 获得 7.66 倍加速效果,在算法整体运行时间上 PS-BloTAM 可以获得 3.4 倍加速效果. 从温敏布图规划的应用实验可以看出:在小于 1.24%误差的前提下,PS-BloTAM 算法可以为布 图规划设计方案快速计算出模块温度,获得近 10 倍 的加速效果.

参考文献

- [1] Huang W, Stan M R, Sankaranarayanan K, et al. Many-core design from a thermal perspective//Proceedings of the DAC 2008. New York, USA, 2008: 746-749
- [2] Healy M B, Lee H H S, Loh G H. Thermal optimization in multi-granularity multi-core floorplanning//Proceedings of the ASP-DAC 2009. Yokohama, Japan, 2009. 43-48
- [3] Michael K, Sherief R. Frequency and voltage planning for multi-core processors under thermal constraints//Proceedings of the ICCD 2008. Los Alamitos, USA, 2008: 463-470
- [4] Sankaranarayanan K, Meyer B H, Stan M R, et al. Thermal benefit of multi-core floorplanning: A limits study. Sustainable Computing, Informatics and Systems, 2011, 1(4): 286-293
- [5] Hanumaiah V, Rao R, Vrudhula S, et al. Throughput optimal task allocation under thermal constraints for multicore processors//Proceedings of the DAC 2009. San Francisco, USA, 2009; 776-781
- [6] Ge Y, Qiu Q R. Task allocation for minimum system power in a homogenous multi-core processor//Proceedings of the International Green Computing Conference 2010. Los Alamitos, USA, 2010; 299-306
- [7] Lung C L, Ho Y L, Kwai D M, et al. Thermal-aware online task allocation for 3D multi-core processor throughput



ZOU Tian, born in 1992, M. S. candidate. Her current research interests include low power design, electro-thermal analysis.

optimization//Proceedings of the DATE 2011. New York, USA, 2011: 1-6

- [8] Huang W, Ghosh S, Velusamy S, et al. HotSpot: A compact thermal modeling methodology for early-stage VLSI design.
 IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2006, 14(5): 501-513
- [9] Juan D C, Marculescu D. A learning-based autoregressive model for fast transient thermal analysis of chip-multiprocessors //Proceedings of the ASP-DAC 2012. Piscataway, USA, 2012: 597-602
- [10] Sarangi S R, Ananthanarayanan G, Balakrishnan M. LightSim: A leakage aware ultrafast temperature simulator//Proceedings of the IEEE/ACM ASP-DAC. Piscataway, USA, 2014: 855-860
- [11] Janicki M, Collet J H, Louri A, et al. HotSpots and coreto-core thermal coupling in future multi-core architectures// Proceedings of the 26th IEEE SEMI-THERM Symposium 2010. Los Alamitos, USA, 2010; 205-210
- [12] Yan Jia-Qi, Luo Zu-Ying, Tang Liang, Zhao Guo-Xing. Accurate architecture-level thermal analysis methods for MPSoC with consideration for leakage power dependence on temperature//Proceedings of the ISQED'13. Santa Clara, USA, 2013: 178-183(in Chinese)
- [13] Kessler R E. The Alpha 21264 microprocessor. IEEE Micro, 1999, 19(2): 24-36
- [14] Liao W P, He L, Lepak K M. Temperature and supply voltage aware performance and power modeling at microarchitecture level. IEEE Transactions on Computer-Aided Design of Integrated Circuits and System, 2005, 24(7): 1042-1053
- [15] Skadron K, Stan M R, Huang W, et al. Temperature-aware microarchitecture//Proceedings of the International Symposium on Computer Architecture 2003. Los Alamitos, USA, 2003. 2-13

LUO Zu-Ying, born in 1968, Ph. D., professor. His current research interests include low power design, electrothermal analysis and optimization for 3D integration, parallel computing, and computer aided instruction (CAI).

YAN Jia-Qi, born in 1988, Ph.D. candidate. His current research interest is computer architecture.

Background

Parallel-computing work modes generate scattering local hotspots on Multi-core system-on-a-chip (MPSoC). Thus temperature-aware floor-planning should carefully optimize the architecture-level(AL) design to limit local hotspots under the safe threshold. Since a large number of module layouts are tried to find the optimal solution at the floor-planning design stage, it is imperative to develop a more efficient AL thermal simulator.

As the wide-used commercial AL tool software, HotSpot can provide accurate simulation results but is slower to floorplanning designs hungry for much more efficient AL thermal analyses. At the 2013 ACM/IEEE international symposium on quality electronic design, we proposed BloTAM, an efficient AL thermal analysis algorithm. It is more efficient than HotSpot in task scheduling for the dynamic power and temperature management (DPTM) of MPSoCs which own definite module layouts. But BloTAM must employ HotSpot N times to extract the practical thermal resistor (TR) matrix \mathbf{R} before analytically computing $\mathbf{T}_i = \mathbf{R} \times \mathbf{P}_i$ for a MPSoC of Nmodules. Therefore it is inefficient to the temperature-aware floor-planning which must try many more layouts and each one needs to extract \mathbf{R} before using BloTAM.

This work improves BloTAM and proposes a presampling BloTAM algorithm (PS-BloTAM) for the floorplanning of MPSoCs of definite die sizes and heat-dissipation condition. PS-BloTAM first constructs a sampling block array to off-line extract a pre-sampling TR matrix S with HotSpot or other thermal simulation tools. Then with S, it on-line analytically calculates R for a trial floor-planning solution according to module positions and areas. And with R, PS-BloTAM on-line analytically calculates $T_i = R \times P_i$ to find out scattering local hotspots for the floor-planning solution. Therefore, PS-BloTAM is the totally analytical algorithm and can provide 43X speedup over HotSpot for AL thermal analyses at the floor-planning design stage. Within our knowledge, PS-BloTAM is perfect enough to end studies on the AL steady-state thermal analyses.